

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-319323

(43)Date of publication of application : 12.12.1997

(51)Int.Cl.

G09G 3/14

G05F 3/26

G09F 9/33

G09G 3/32

H03F 3/343

(21)Application number : 08-133029

(71)Applicant : TOSHIBA MICROELECTRON CORP
TOSHIBA CORP

(22)Date of filing : 28.05.1996

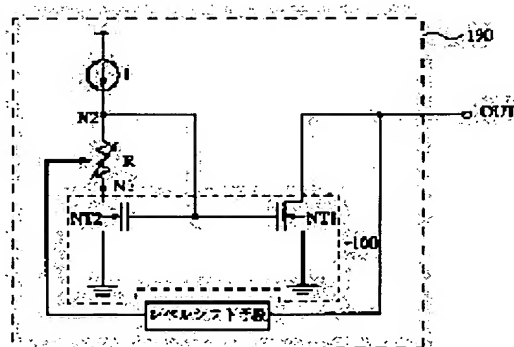
(72)Inventor : IWAMOTO YASUNORI
SUGIURA ATSUHITO

(54) CONSTANT CURRENT DRIVING CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To make the output current not fluctuate even when an external load to be connected to the output terminal of a constant current circuit is changed, and to obtain a constant current even in the low saturation area of voltage, and also to set the output voltage low by providing a variable resistor whose resistance value is varied by a prescribed signal linked with output signal.

SOLUTION: The variable resistor R performing a prescribed operation by being linked with an output signal to be outputted from the output terminal of a constant current driving circuit 190 is connected to between the drain terminal and the gate terminal of the MIS transistor of an input side. Then, the resistance value of the variable resistor R is changed by the output of the constant current driving circuit 190 via a level shifting means. As a result, even though the external load connected to the output terminal of the circuit 19 is changed and the output voltage of the circuit 190 is fluctuated, the fluctuation can be compensated and the constant current 190 driving circuit 190 whose output current does not fluctuate is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-319323

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
G 0 9 G 3/14		4237-5H	G 0 9 G 3/14	J
G 0 5 F 3/26		4237-5H	G 0 5 F 3/26	
G 0 9 F 9/33			G 0 9 F 9/33	N
				M
G 0 9 G 3/32		4237-5H	G 0 9 G 3/32	

審査請求 未請求 請求項の数 5 O L (全 7 頁) 最終頁に続く

(21) 出願番号 特願平8-133029

(22) 出願日 平成8年(1996)5月28日

(71) 出願人 000221199

東芝マイクロエレクトロニクス株式会社
神奈川県川崎市川崎区駅前本町25番地1

(71) 出願人 000003078

株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72) 発明者 岩本 恭典

神奈川県川崎市幸区堀川町580番1号 株
式会社東芝半導体システム技術センター内

(72) 発明者 杉浦 篤仁

神奈川県川崎市川崎区駅前本町25番地1
東芝マイクロエレクトロニクス株式会社内

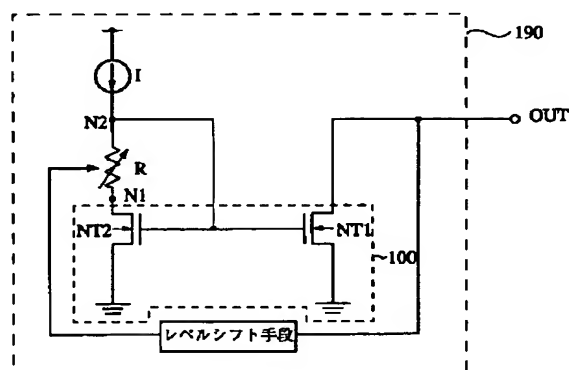
(74) 代理人 弁理士 外川 英明

(54) 【発明の名称】 定電流駆動回路

(57) 【要約】

【課題】本発明は、定電流回路の出力端子に接続される外部負荷が変化しても、出力電流が変動しない定電流駆動回路を提供すると共に、電圧の低い飽和領域においても安定した定電流を提供し、かつ、出力電圧が低く消費電力が小さい定電流駆動回路を提供する事である。

【解決手段】本発明にかかる定電流駆動回路は、カレントミラー回路を構成する二つの一電導チャネル型MISトランジスタの内のドレイン端子とゲート端子とが短絡した方(入力側)のMISトランジスタにおいて、この定電流駆動回路の出力端子から出力される出力信号に連動し、所定の動作をする可変抵抗器を、この入力側のMISトランジスタのドレイン端子とゲート端子との間に接続している。



【特許請求の範囲】

【請求項1】 ゲート端子とドレイン端子が接続されている接点を有する第一のMISトランジスタと前記MISトランジスタと同じチャンネル導電型を有する第二のMISトランジスタとから構成されるカレントミラー回路に於いて、
前記接点と、前記接点に接続されたドレイン端子の間に接続され、出力信号に連動した所定の信号により抵抗値が変動する可変抵抗器を有する事を特徴とする定電流駆動回路。

【請求項2】 ゲート端子とドレイン端子が接続されている接点を有する第一のMISトランジスタと前記MISトランジスタと同じチャンネル導電型を有する第二のMISトランジスタとから構成されるカレントミラー回路と、前記第二のMISトランジスタのドレイン端子に接続された出力端子とを有する半導体集積回路に於いて、
前記接点と、前記接点に接続されたドレイン端子の間に接続され、前記出力端子から出力された出力信号が所定の電位よりも高い電位になった時に抵抗値が減少し、出力信号が所定の電位よりも低い電位になった時に抵抗値が増加する可変抵抗器とを有する事により、前記出力端子の電位の変動を補償する事を可能にした定電流駆動回路。

【請求項3】 ゲート端子とドレイン端子が接続されている接点を有する第一のMISトランジスタと、前記第一のMISトランジスタと同じチャンネル導電型を有する第二のMISトランジスタとから構成されるカレントミラー回路において、
前記第二のMISトランジスタのドレイン端子に接続された出力端子と、
前記接点と、前記接点に接続されたドレイン端子の間に接続され、前記出力端子から出力された出力信号が所定の値よりも高くなった時に前記第一のMIS型トランジスタのゲート端子の電位を減少させ、出力信号が所定の値よりも低くなった時に前記第一のMISトランジスタのゲート端子の電位を上昇させる為の電位制御手段とを有する事を特徴とする定電流駆動回路。

【請求項4】 ゲート端子とドレイン端子が接続されている接点を有する第一のMISトランジスタと、
前記第一のMISトランジスタと同じチャンネル導電型を有する第二のMISトランジスタと、
前記接点に接続された定電流源と、
前記第一及び第二のMISトランジスタのソース端子に接続された電源電圧端子と、
前記第二のMISトランジスタのドレイン端子に接続された出力端子と、
前記接点と、前記第一のMISトランジスタのドレイン端子との間に接続され、前記第一及び第二のMISトランジスタと同じチャンネル導電型を有する第三のMISト

ランジスタと、

前記第三のMISトランジスタと前記出力端子の間に接続され、前記出力端子から出力された出力信号が所定の電位よりも高い電位になった時に前記第三のMISトランジスタのON抵抗の値を減少させ、出力信号が所定の電位よりも低い電位になった時に前記第三のMISトランジスタのON抵抗の値を増加させる為のON抵抗制御手段とを有する事を特徴とする定電流駆動回路。

【請求項5】 前記ON抵抗制御手段が非反転増幅回路である事を特徴とする請求項3記載の定電流駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は定電流回路に関するもので、特に発光ダイオード(LED)等を駆動する定電流駆動回路に使用されるものである。

【0002】

【従来の技術】従来の定電流回路を図7に示した。図7に示すように、定電流回路1は、二つの同じチャンネル導電型のMOSTランジスタM1、M2から構成されるカレントミラー回路2と、このカレントミラー回路2に電流を供給する定電流源Iで構成されている。

【0003】この定電流回路1から出力される出力電流I2は、定電流源Iからカレントミラー回路2に入流する電流I1と、カレントミラー回路2を構成する二つのMOSTランジスタM1、M2のチャンネル幅W1、W2により、下式で決定される。

$$I2 = (W2/W1) \times I1 \quad (\text{式1})$$

上式から分かるように、MOSTランジスタM1、M2のチャンネル幅W1、W2を調節する事で、容易に入力電流の実数倍の出力電流を得る事が出来る。

【0004】この定電流回路1の出力電圧Vo対出力電流Ioの特性(以下、出力特性と言う)は、MOSTランジスタM2の出力特性で決定される。MOSTランジスタM2の出力特性を図8に示した。図8に示すように、MOSTランジスタが飽和領域(図参照)で動作するように設計すれば、出力電圧Voに変動しにくい安定した出力電流Ioを得る事が出来る。しかし、実際、飽和領域ではチャンネル長変調効果により、傾きdIo/dVoを有している。

【0005】これは、定電流回路1に接続される外部負荷(図示せず)が変化し、出力電圧Voが変動した場合、出力電流Ioも変動してしまう事を示している。この問題を解消するため、カレントミラー回路を積み重ねたカスコード定電流回路(図9(1)参照)や、出力側にトランジスタを挿入したウィルソン型定電流回路(図9(2)参照)等が考案されている。

【0006】次に、図10に、図9(1)に示されるカスコード定電流回路の出力特性を示した。図10に示されるように、飽和領域における特性の傾きが緩和され、平坦になっている事が解る。

【0007】しかし、出力特性における飽和領域の傾きが平坦になる一方で、定電流源として使用できる飽和領域S1は、従来使用されていた飽和領域S2よりも狭くなってしまふ。

【0008】また、出力側にトランジスタを直列に接続するため、出力電圧V_oのダイナミックレンジが制約され、また、大電流においては消費電力が大きくなってしまっていた。

【0009】

【発明が解決しようとする課題】外部負荷の変動によるカレントミラー回路の出力電流の変動を抑えるため、カレントミラー回路の出力側にトランジスタを直列に接続していた。しかしながら、定電流源として使用できる飽和領域が狭くなってしまったり、出力電圧が上昇し消費電力が増大すると言う問題があった。

【0010】そこで、本発明は、以上の様な問題を鑑み、定電流回路の出力端子に接続される外部負荷が変化しても、出力電流が変動しない定電流駆動回路を提供すると共に、電圧の低い飽和領域においても安定した定電流を提供し、かつ、出力電圧を低く設定できる定電流駆動回路を提供する事を目的とする。

【0011】

【課題を解決するための手段】以上の問題を解決するために、本発明は、カレントミラー回路を構成する二つの一電導チャネル型MISトランジスタの内、ドレイン端子とゲート端子とが短絡した方（入力側）のMISトランジスタにおいて、この定電流駆動回路の出力端子から出力される出力信号に連動し、所定の動作をする可変抵抗器を、この入力側のMISトランジスタのドレイン端子とゲート端子との間に接続する。

【0012】ここで、出力信号に連動した所定の動作とは、出力信号が所定の電位よりも低くなったときはこの可変抵抗器の抵抗値が増加し、所定の電位よりも高くなったときには可変抵抗器の抵抗値が減少する動作の事を言う。

【0013】以上のように、本発明によれば、本発明の定電流駆動回路は出力電圧の変動に連動した可変抵抗器が内蔵されているので、定電流駆動回路の出力端子に接続された外部負荷が変化し、定電流駆動回路の出力電圧が変動しても、その変動を補償する事が出来る。

【0014】この為、定電流回路の出力端子に接続される外部負荷が変化しても、出力電流が変動しない定電流駆動回路を提供する事が出来る。また、従来の定電流回路の様に出力側にトランジスタを直列に接続する事が無いので、本発明の定電流駆動回路は、電圧の低い飽和領域においても安定した定電流を提供する事が出来、かつ、出力側に直列に接続したトランジスタの存在による出力電圧の上昇に伴った定電流駆動回路の消費電力の増大を抑制した定電流駆動回路を提供する事が出来る。

【0015】

【発明の実施の形態】本発明の実施形態を図を用いて詳細に説明する。図1は本発明の概念回路図を、図2は図1の詳細回路図を示している。図1に示される様に、本発明に係る定電流駆動回路190は、二つのNチャンネルMISトランジスタ（特に、以下NMOSTランジスタと言う）NT1、NT2から構成されたカレントミラー回路100と、このカレントミラー回路100に定電流を供給するための定電流源Iと、出力端子OUTから出力された信号のレベルを変換するレベルシフト手段と、NMOSTランジスタNT2のドレイン端子N1と接点N2の間に接続され、レベルシフト手段から変換された信号に依存して抵抗値が変化する可変抵抗器Rとから構成される。

【0016】次に、図1に示した回路の詳細回路図を図2に示した。図2に示されるように、可変抵抗器はNMOSTランジスタNT3で、レベルシフト手段は二段に接続された反転増幅回路110及び120で構成される。

【0017】次に、この回路の動作を説明する。図2中の出力端子OUTに接続されたNMOSTランジスタNT1の出力特性を図3に、NMOSTランジスタNT2の出力特性を図4に示した。

【0018】今、この定電流駆動回路190に含まれるNMOSTランジスタNT1が動作点A（図3参照）で動作し、かつ、NMOSTランジスタNT2が動作点C（図4参照）で動作していると仮定する。

【0019】この時、出力端子OUTに接続される負荷（図示せず）が変化した場合、定電流駆動回路190の出力電圧V_{out}がΔV1だけ、出力電流I_{out}がΔI1だけ減少（図3における動作点B）したとする。

【0020】この出力電圧の減少により、接点N3の電圧V_{N3}はΔV_{N3}だけ減少する。この為、NMOSTランジスタNT3のON抵抗を増加させ、接点N1の電位V_{N1}はΔV2だけ減少する。

【0021】また、接点N1に流れる電流I_{N1}は、定電流源Iにより決定され、一定であるので、NMOSTランジスタNT2の動作点はC点からD点に移動する（図4参照）。

【0022】この為、ゲート電圧はVG1からVG2に増加し、接点N4の電位を増加させるので、NMOSTランジスタNT1のドレイン電流、ドレイン電圧すなわち出力電流I_{out}を増加させる。

【0023】また、出力電圧V_{out}が増加した場合、上記とは逆に、レベルシフト手段により接点N3の電位は増加し、NMOSTランジスタNT1のON抵抗は減少する。この為、接点N1の電位は増加し、接点N4の電位は減少する。この結果、出力電流I_{out}を減少する。

【0024】この定電流駆動回路190において、NMOSTランジスタNT1は、出力電圧V_{out}が増加し

た場合に抵抗値が減少し、出力電圧 V_{out} が減少した場合に抵抗値が増加する可変抵抗器として作用している。

【0025】また、レベルシフト手段は、出力電圧 V_{out} をNMOSトランジスタNT1のゲート端子に印加するのに適した電圧レベルにシフトさせる作用を有している。

【0026】以上の様にして、出力電圧 V_{out} が増加もしくは減少した場合、出力電圧 V_{out} に連動した可変抵抗器(NMOSトランジスタNT3)を接点N1と

【0027】また、次に、出力電圧 V_{out} (出力電流 I_{out})を補償した場合の V_{out} 対 I_{out} 特性を図5に示した。ただし、定電圧源VD1及びVD2を共に3.236Vとし、抵抗R10、R11、R12、R13をそれぞれ13.039K Ω 、0.372K Ω 、10K Ω 、10K Ω とした。

【0028】また、図6は、出力電圧 V_{out} の変動を補償した場合C1と、補償しない場合(すなわち、レベルシフト手段とNMOSトランジスタNT1を使用しない場合)C2の V_{out} 対 I_{out} 特性を比較したものである。

【0029】図5及び図6からわかるように、本発明に係る定電流駆動回路は、可変抵抗器とレベルシフト手段とを用いて、出力電圧 V_{out} が変動しても一定の電流を出力する事が出来る。

【0030】この為、従来技術のように出力側にトランジスタを直列に接続する必要がないので、出力側の電位が上昇し、消費電力が上昇する事は無い。また、図6からわかるように、飽和領域の広範囲に渡って定電流が得られているので、電位の低い飽和領域においても安定した定電流を供給する事が出来る。

【0031】また、本実施形態では、カレントミラーを構成するMOSトランジスタにNMOSトランジスタを、可変抵抗器にNMOSトランジスタを使用しているが、その逆、すなわちカレントミラーを構成するMOS

トランジスタにPMOSトランジスタを、可変抵抗器にPMOSトランジスタを使用してもよい。

【0032】

【発明の効果】本発明によれば、本発明の定電流駆動回路は出力電圧の変動に連動した可変抵抗器が内蔵されているので、定電流駆動回路の出力端子に接続された外部負荷が変化し、定電流駆動回路の出力電圧が変動しても、その変動を補償する事が出来、安定した出力電流及び出力電圧を供給する事が出来る。

【図面の簡単な説明】

【図1】本発明に係る定電流駆動回路の概念回路図を示したものである。

【図2】本発明に係る定電流駆動回路の詳細回路図を示したものである。

【図3】本発明に係る定電流駆動回路の出力特性を示したものである。

【図4】本発明に係る定電流駆動回路の接点N1における電圧対電流特性を示したものである。

【図5】本発明に係る定電流駆動回路の出力特性をグラフ化したものである。

【図6】本発明にかかる定電流駆動回路の出力特性と従来にかかる定電流駆動回路の出力特性を比較した図である。

【図7】従来技術にかかる定電流駆動回路である。

【図8】従来技術にかかる定電流駆動回路の出力特性を示したものである。

【図9】従来技術にかかる定電流駆動回路の出力特性を補償する回路図を示したものである。

【図10】従来技術にかかる定電流駆動回路の出力特性を補償する回路の出力特性を示したものである。

【符号の説明】

NT1、NT2 NMOSトランジスタ

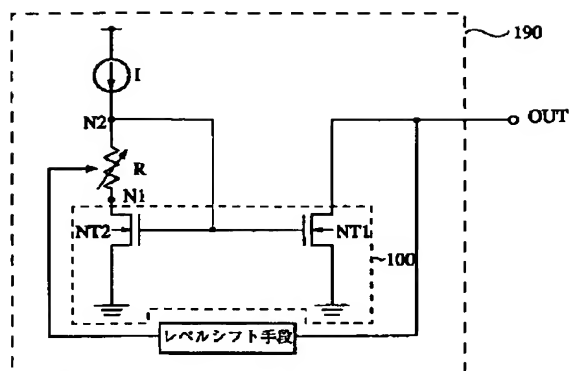
R 可変抵抗器

I 定電流源

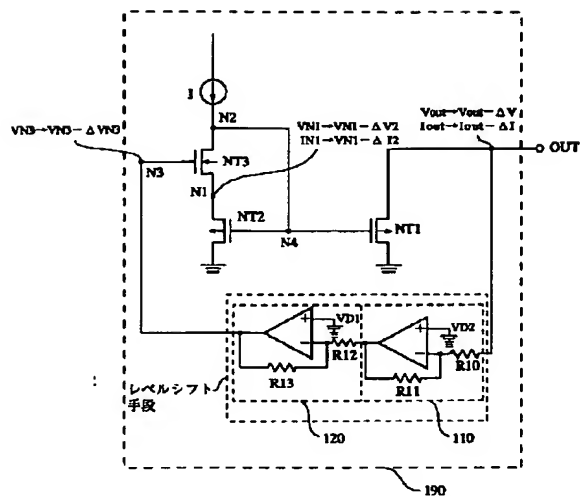
110、120 反転増幅回路

190 定電流駆動回路

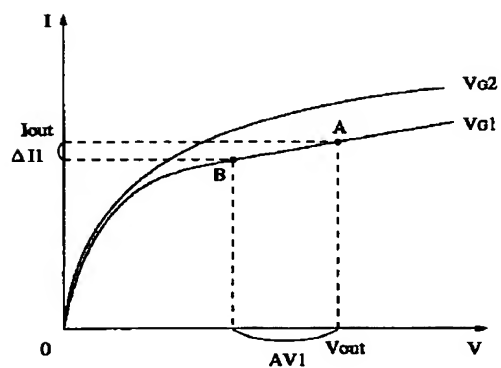
【図1】



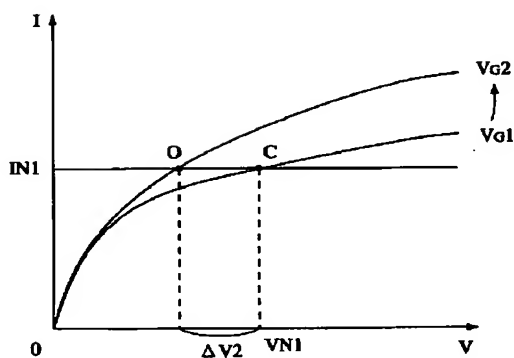
【図2】



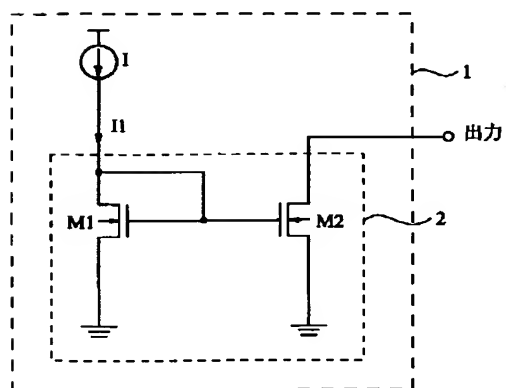
【図3】



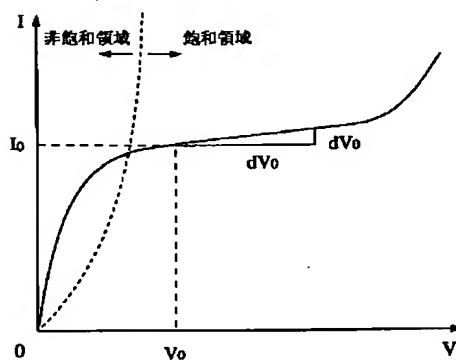
【図4】



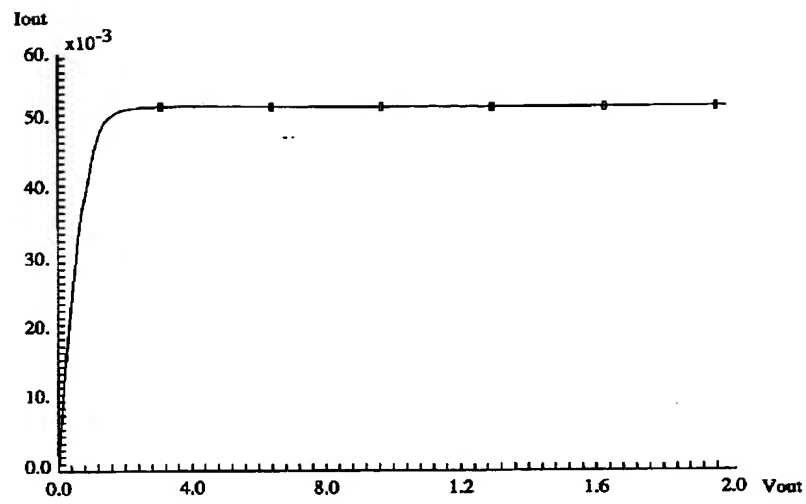
【図7】



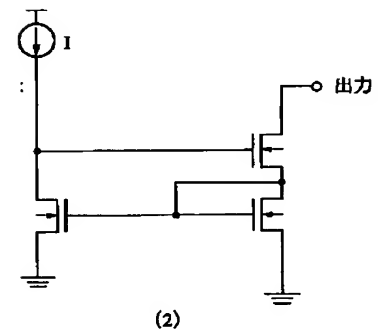
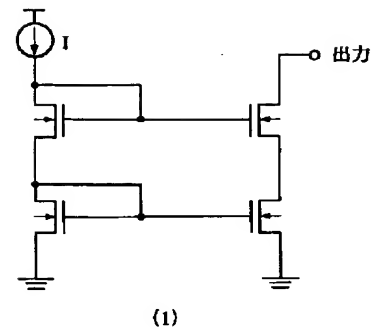
【図8】



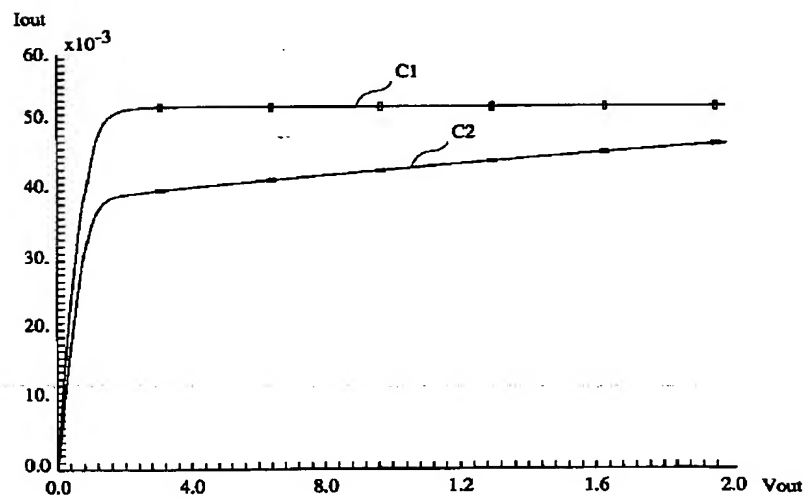
【図5】



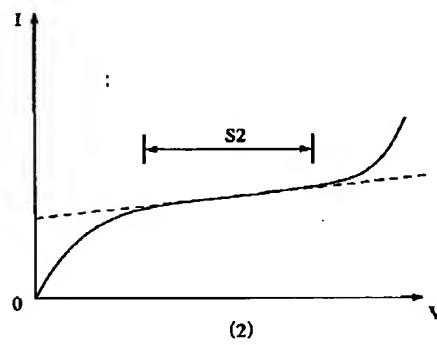
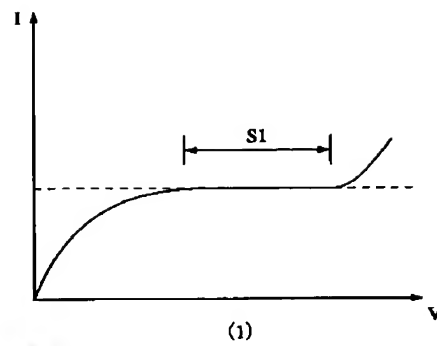
【図9】



【図6】



【図10】



フロントページの続き

(51)Int.Cl.⁶
H03F 3/343

識別記号

庁内整理番号

F I

H03F 3/343

技術表示箇所

A